

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-33757

(P2001-33757A)

(43) 公開日 平成13年2月9日 (2001.2.9)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 2 H 0 9 3
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 E 5 C 0 0 6
	6 2 1		6 2 1 B 5 C 0 8 0
3/36		3/36	

審査請求 有 請求項の数 6 O L (全 11 頁)

(21) 出願番号 特願平11-205507

(22) 出願日 平成11年7月21日 (1999.7.21)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 池田 直康

東京都港区芝五丁目7番1号 日本電気株式会社社内

(72) 発明者 池野 英徳

東京都港区芝五丁目7番1号 日本電気株式会社社内

(74) 代理人 100088812

弁理士 ▲柳▼川 信

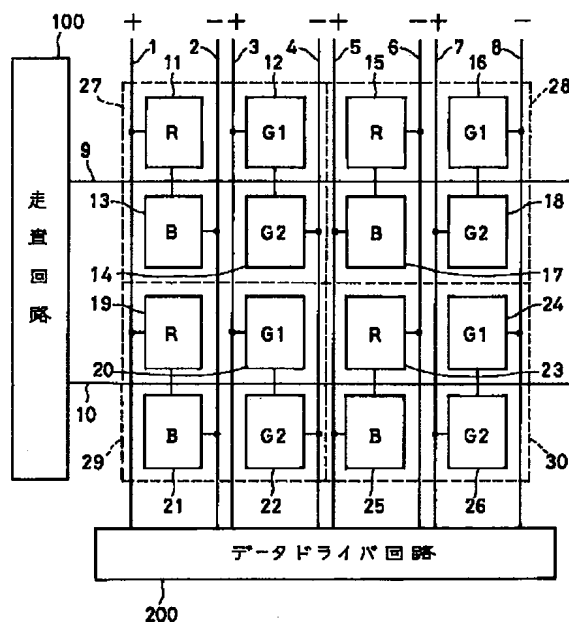
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 アクティブマトリクス型液晶表示装置においてフリッカを低減する。

【解決手段】 1 絵素を 4 画素で構成し、左右の 1 絵素毎に各絵素内の同じ位置の画素に接続されるデータバスラインの組み合わせを変更し、表示部の任意の絵素中のある画素とその上下左右に位置する絵素中の同じ位置の画素について、あるフレーム期間に保持される電圧の対向電極電圧に対する極性が反転するように各画素に電圧を印加する。これと同時に、1 絵素内では、4 画素中の 2 画素の極性が正、残りの 2 画素が負になるように駆動する。



【特許請求の範囲】

【請求項1】 縦横に2個ずつ配置された計4個の画素からなる表示用絵素と、これ等4個の画素に共通な1本の走査線と、前記画素の縦に並んだ2つの画素を挟む位置に2本ずつ配置された計4本のデータ線と、これ等4個の画素に共通の共通電極と、前記1本の走査線が選択されたとき前記4個の画素同時に前記4本のデータ線から電圧の書き込みを行うデータドライバ回路とを含むアクティブマトリクス型液晶表示装置であって、前記データドライバ回路は、

前記1絵素に対して左右に隣り合う絵素の同じ位置に配置された画素が接続された前記データ線の画素に対する位置が互いに異なりと同時に、隣り合うデータ線に印加される電圧の前記共通電極に対する電圧の極性をも反転させ、かつ前記走査線が選択される毎に各データ線に印加される電圧の前記共通電極に対する極性が反転するように制御することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 前記データドライバ回路は、前記共通電極に対する極性の反転制御をフレーム毎に行う様にしたことを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項3】 互いに平行な複数のデータ線と、これ等データ線に対して直交する様に配置され互いに平行な複数の走査線と、前記データ線と前記走査線との各交差部付近に設けられた電界効果型トランジスタと、前記電界効果型トランジスタの各々に接続された画素電極と、共通電極と、前記画素電極と前記共通電極との間に設けられた液晶と、前記走査線に順次電圧を印加する走査回路と、表示データを受けて該表示データに対応した電圧を前記データ線に印加するデータドライバ回路とを具備し、1絵素が4画素で構成されるアクティブマトリクス型液晶表示装置であって、

前記データドライバ回路は、表示部の任意の第1の絵素を構成する第1、第2、第3及び第4の画素に印加される電圧の極性が共通電極電圧に対し前記第1の画素と前記第2の画素は同じ極性、前記第3の画素と前記第4の画素は同じ極性、前記第1の画素と前記第3の画素は逆の極性になるように電圧を印加制御し、フレーム周波数の周期で前記第1から第4の画素の前記共通電極電圧に対する極性が反転し、前記第1の絵素の上下左右に配置された第2、第3、第4及び第5の絵素を構成する前記第1の画素に相当する第5、第6、第7及び第8の画素の前記共通電極電圧に対する極性が前記第1の画素とは逆の極性になるように印加制御し、前記第1の絵素の左斜め上、右斜め上、左斜め下及び右斜め下に配置された第6、第7、第8及び第9の絵素を構成する前記第1の画素に相当する第9、第10、第11及び第12の画素の前記共通電極電圧に対する極性が前記第1の画素と同じ極性になるように印加制

御することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項4】 前記第1、第2、第3、第4の画素がそれぞれ赤、緑、緑、青を表示することを特徴とする請求項2または3記載のアクティブマトリクス型液晶表示装置。

【請求項5】 前記第1、第2、第3、第4の画素がそれぞれ赤、緑、白、青を表示することを特徴とする請求項2または3記載のアクティブマトリクス型液晶表示装置。

【請求項6】 前記第1、第2、第3、第4の画素がそれぞれ白を表示することを特徴とする請求項2または3記載のクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はアクティブマトリクス型液晶表示装置に関し、特にアクティブマトリクス型液晶表示装置におけるフリッカの低減方式に関するものである。

【0002】

【従来の技術】1絵素を4画素で構成するカラーディスプレイの駆動方法は、例えば特開平3-78390号公報で開示されている。図11及び12に、この特開平3-78390号公報に開示のアクティブマトリクス型液晶表示装置及びその画素構造を示す。

【0003】図11において、Lはマトリクス状に配置された液晶セル、Cはこの液晶セルと並列に配置された記憶用コンデンサ、Tは各液晶セルL毎にその一方の電極（ドレイン電極あるいは画素電極）に接続されて設けられている電界効果トランジスタ（FETあるいはTFT）であって、これ等3つの素子によって一画素が構成されている。

【0004】Xはマトリクスの各列毎にトランジスタTの入力電極（ソース電極）に共通に接続された複数のX電極（データ線）、Yはマトリクスの各行毎にトランジスタTのゲート電極に共通接続された複数のY電極（ゲート線または走査線）、Zは全ての液晶セルLの他方の電極に共通接続された共通電極である。また、100は走査線Yに順次走査パルス印加する走査回路であり、200は映像信号をサンプリングホールドすることにより、一水平走査線分の映像信号をデータ線Xの数の並列映像信号に変換してデータ線Xへ供給するドライバ回路である。

【0005】図12を参照すると、最小絵素を赤（R）、緑（G）、緑（G）、青（B）の4画素を四角状に配置して構成し、上記各画素に印加される電圧の極性が、同じフィールド内で赤、緑の各画素領域と青、緑の各画素領域とで、あるいは緑、緑の各画素領域と赤、青の各画素領域とで、それらに印加する電圧の極性が正負逆の関係となるように制御するようになっている。

【0006】赤、緑の各画素領域と青、緑の各画素領域とで印加する電圧の極性が正負逆となる場合の電圧の印加極性を図13に示す。また緑、緑の各画素領域と赤、青の各画素領域とで、印加する電圧の極性が正負逆となる場合の電圧の印加極性を図14に示す。図13及び図14において、斜線部の画素の極性は全て同じで、無い部分は斜線部と逆の極性の電圧が印加されていることを示す。

【0007】かかる構成において、例えば人間の目に認識できる程度の面積を有する赤単色の表示を行うと、各フィールド毎に赤の画素に印加される電圧の極性はすべて同じになってしまい、画素のピッチに関係なくフリッカが発生する。この構成においては、黄色（緑、赤）、シアン（緑、青）、緑（緑、緑）、マゼンダ（赤、青）についてのフリッカ低減効果についての説明はなされているが、赤単色についての効果については述べられていない。

【0008】この公報では、他の例として、図15や図16の画素構成も示されているが、いずれの場合も赤単色での表示の場合はフリッカの発生を避け得ないという問題があった。ディスプレイをコンピュータの出力装置として使用するような場合では、赤単色での表示は比較的良く用いられるので、この方法ではフリッカが発生した表示を行う可能性が高い。

【0009】

【発明が解決しようとする課題】上述した従来技術の問題点は、本液晶表示装置に、例えば赤一色のようなある特定の単色パターンを表示した場合はフリッカが増加してしまうということである。その理由は、画素に印加される電圧の極性が、赤、緑、青の各画素ではそれぞれ同じになっているので、この極性パターンと一致した色を表示した場合はそのキャンセルの効果が発揮できないということである。

【0010】本発明の目的は、常に隣り合う出力の電圧極性が反転しているデータドライバ回路を用いて、特定の固定パターンにおいても画質劣化の原因であるフリッカが少ないアクティブマトリクス型液晶表示装置を提供することである。

【0011】

【課題を解決するための手段】本発明によるアクティブマトリクス型液晶表示装置は、縦横に2個ずつ配置された計4個の画素からなる表示用絵素と、これ等4個の画素に共通な1本の走査線と、前記画素の縦に並んだ2つの画素を挟む位置に2本ずつ配置された計4本のデータ線と、これ等4個の画素に共通の共通電極と、前記1本の走査線が選択されたとき前記4個の画素同時に前記4本のデータ線から電圧の書き込みを行うデータドライバ回路とを含むアクティブマトリクス型液晶表示装置であって、前記データドライバ回路は、前記1絵素に対して左右に隣り合う絵素の同じ位置に配置された画素が接続

された前記データ線の画素に対する位置が互いに異なると同時に、隣り合うデータ線に印加される電圧の前記共通電極に対する電圧の極性をも反転させ、かつ前記走査線が選択される毎に各データ線に印加される電圧の前記共通電極に対する極性が反転するように制御することを特徴とする。

【0012】本発明による他のアクティブマトリクス型液晶表示装置は、互いに平行な複数のデータ線と、これ等データ線に対して直交する様に配置され互いに平行な複数の走査線と、前記データ線と前記走査線との各交差点付近に設けられた電界効果型トランジスタと、前記電界効果型トランジスタの各々に接続された画素電極と、共通電極と、前記画素電極と前記共通電極との間に設けられた液晶と、前記走査線に順次電圧を印加する走査回路と、表示データを受けて該表示データに対応した電圧を前記データ線に印加するデータドライバ回路とを具備し、1絵素が4画素で構成されるアクティブマトリクス型液晶表示装置であって、前記データドライバ回路は、表示部の任意の第1の絵素を構成する第1、第2、第3及び第4の画素に印加される電圧の極性が共通電極電圧に対し前記第1の画素と前記第2の画素は同じ極性、前記第3の画素と前記第4の画素は同じ極性、前記第1の画素と前記第3の画素は逆の極性になるように電圧を印加制御し、フレーム周波数の周期で前記第1から第4の画素の前記共通電極電圧に対する極性が反転し、前記第1の絵素の上下左右に配置された第2、第3、第4及び第5の絵素を構成する前記第1の画素に相当する第5、第6、第7及び第8の画素の前記共通電極電圧に対する極性が前記第1の画素とは逆の極性になるように印加制御し、前記第1の絵素の左斜め上、右斜め上、左斜め下及び右斜め下に配置された第6、第7、第8及び第9の絵素を構成する前記第1の画素に相当する第9、第10、第11及び第12の画素の前記共通電極電圧に対する極性が前記第1の画素と同じ極性になるように印加制御することを特徴とする。

【0013】本発明の作用を述べる。表示部の各1絵素には4つの画素が配置され、これ等4つの画素はこれ等画素の縦に並んだ2つの画素を挟む位置に2本ずつ配置された計4本のデータバスラインにそれぞれ接続され、1本のゲートバスラインが選択されたときに、4画素同時に4本のデータバスラインから電圧の書き込みを行う。このとき、左右に隣り合う絵素の同じ位置に配置された画素が接続されるデータバスラインの画素に対する位置が互いに異なると同時に、隣り合うデータバスラインに印加される電圧の対向電極（共通電極）に対する電圧の極性も反転させ、かつゲートバスラインが順次選択される毎に各データバスラインに印加される電圧の対向電極電圧に対する極性が反転するよう制御する。

【0014】この様に、本発明では、1絵素を4画素で構成し、左右の1絵素毎に各絵素内の同じ位置の画素に

接続されるデータバスラインの組み合わせを変更し、表示部の任意の絵素中のある画素とその上下左右に位置する絵素中の同じ位置の画素について、あるフレーム期間に保持される電圧の対向電極電圧に対する極性が反転するように各画素に電圧を印加する。これと同時に、1絵素内では、4画素中の2画素の極性が正、残りの2画素が負になるように駆動する。

【0015】このとき、各画素が色表示をするようにして、各絵素内での色の配置は同じであるとする、同色の画素だけを見た場合には互いに隣り合う画素に印加される電圧の極性が互いに逆になり、輝度変化を打ち消し合うので単色の固定パターンを表示してもフリッカが増大するということがない。また1絵素は4画素で構成され、2画素ずつにそれぞれ逆極性の電圧が印加されているので、1絵素単位で見た場合でもフリッカが増加することがない。

【0016】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して詳細に説明する。図1は本発明の表示部の一部の領域を示す各画素の配置図であり、回路的には図11の例と同様であるが、データ線（図11のX）であるデータバスラインを駆動するデータドライバ回路200の印加信号が相違するものであり、走査回路100は同一であるものとする。

【0017】図1において、1～8はデータバスライン、9及び10はゲートバスライン、11～26は画素である。1絵素は4つの画素で構成されており、27～30に示すような点線で囲まれた部分で構成される。画素11～26内部のR、B、G1、G2の記号は各画素が赤表示、青表示、第1の緑表示、第2の緑表示を行うものであることを示している。図1中のデータバスライン上に記載された+及び-の記号は、あるフレーム期間にゲートバスライン9が選択されたときのデータバスライン1～8に印加された電圧の対向電極（共通電極）電圧に対する極性を示す。

【0018】各画素は1本のデータバスラインと1本のゲートバスラインに接続されている。例えば、画素11はデータバスライン1とゲートバスライン9に接続されている。ゲートバスライン9が選択されると、データバスライン1～8に印加された電圧が画素11～18に書き込まれる。

【0019】なお、本説明においては、液晶表示装置中の一部の画素16個を抜き出した場合について示したが、本発明の画素数はこれに制限されないことは明らかである。またデータ及びゲートバスラインの本数も同様にこれに制限されない。また画素の表示色も、1絵素につき赤及び青が各1画素、緑が2画素の場合について述べたが、本発明の絵素を構成する色の組み合わせもこれに限らないことは明らかである。

【0020】次に、図1の動作について以下に説明す

る。図2は本発明の実施の形態を説明するためのあるフレーム期間に画素に印加された保持電圧の対向電極電圧に対する極性を示す図である。図2において、+と書かれているところは画素電圧の極性が対向電極電圧に対して正であるところ、-と書かれているところは画素電圧の極性が対向電極電圧に対して負であるところである。

【0021】図1において、例えば表示部全域に赤表示を行った場合について考える。各絵素の赤表示の画素について着目すると、画素11と画素23に印加された電圧の極性は正、画素15と画素19に印加された電圧の極性は負である。これは表示部全域に拡張することができるので、ある特定の赤画素の極性が正のとき、その上下左右の赤画素の極性は負になっている。つまり正極性の赤画素の配置は市松模様になっている。一方、負極性が印加された画素も同様で、市松模様に配置されることになる。

【0022】1絵素内に着目すると、例えば絵素27内では画素11と画素12に印加された電圧の極性は正、画素13と画素14に印加された電圧の極性は負である。絵素28内では画素17と画素18に印加された電圧の極性は正、画素15と画素16に印加された電圧の極性は負である。このように絵素内の4画素のうち、必ず正極性に印加された画素が2つ、負極性に印加された画素が2つ存在する。また、これらの画素に印加された電圧の極性は液晶表示装置のフレーム周期で反転される。

【0023】なお、本説明においては、液晶表示装置中の一部の画素16個を抜き出した場合について示したが、本発明の画素数はこれに制限されないことは明らかである。またデータ及びゲートバスラインの本数も同様にこれに制限されない。また画素の表示色も、1絵素につき赤及び青が各1画素、緑が2画素の場合について述べたが、本発明の絵素を構成する色の組み合わせもこれに限らないことは明らかである。

【0024】次に、本発明の第2の実施の形態について図面を参照して詳細に説明する。図3は本発明の第2の実施の形態の表示領域の任意の一部分を示す各画素の配置図であり、図4はこの実施の形態を説明するための、任意のフレーム期間に画素に印加された保持電圧の対向電極電圧に対する極性を示す図である。

【0025】図3において1～8はデータバスライン、9及び10はゲートバスライン、11～26は画素である。1絵素は4つの画素で構成されており、27～30に示すような点線で囲まれた部分で構成される。画素11～26内部のR、G、B、Wの記号は、それぞれの画素が赤表示、緑表示、青表示、白表示を行うものであることを示している。図3では、走査回路100及びドライバ回路200は省略しており、以下の図でも同様であるものとする。

【0026】図3中のデータバスライン上に記載された+及び-の記号は、あるフレーム期間にゲートバスライン9が選択されたときのデータバスライン1~8に印加された電圧の対向電極電圧に対する極性を示す。各画素は1本のデータバスラインと1本のゲートバスラインに接続されており、例えば画素11はデータバスライン1とゲートバスライン9に接続されている。

【0027】ゲートバスライン9が選択されると、データバスライン1~8に印加された電圧が、それぞれ斜線部の画素11~18に書き込まれる。図4はこの実施の形態を説明するためのあるフレーム期間に画素に印加された保持電圧の対向電極電圧に対する極性を示す図である。図4において+と書かれているところは画素電圧の極性が対向電極電圧に対して正であるところ、-と書かれているところは画素電圧の極性が対向電極電圧に対して負であるところである。

【0028】図4において、例えば表示部全域に赤表示を行った場合について考える。各絵素の赤表示の画素について着目すると、画素11と画素23に印加された電圧の極性は正、画素17と画素21に印加された電圧の極性は負である。これは表示部全域に拡張することができるので、ある特定の赤画素の極性が正のとき、その上下左右の赤画素の極性は負になっている。つまり正極性の赤画素の配置は市松模様になっている。一方、負極性が印加された画素も同様で、市松模様に配置されることになる。

【0029】1絵素内に着目すると、例えば絵素27内では画素11と画素14に印加された電圧の極性は正、画素12と画素13に印加された電圧の極性は負である。絵素28内では画素15と画素18に印加された電圧の極性は正、画素16と画素17に印加された電圧の極性は負である。このように絵素内の4画素のうち、必ず正極性に印加された画素が2つ、負極性に印加された画素が2つ存在する。また、これらの画素に印加された電圧の極性は液晶表示装置のフレーム周期で反転される。

【0030】なお、本説明においては、液晶表示装置中の一部の画素16個を抜き出した場合について示したが、本発明の画素数はこれに制限されないことは明らかである。またデータ及びゲートバスラインの本数も同様にこれに制限されない。また画素の表示色も、1絵素につき赤及び青が各1画素、緑が2画素の場合について述べたが、本発明の絵素を構成する色の組み合わせもこれに限らないことは明らかである。

【0031】

【実施例】次に本発明の第1の実施例について図面を参照して詳細に説明する。図5は本発明を1600×1200絵素を有するノーマリーホワイトのカラーTFT-LCDに適用した場合の、左からm番目及び(m+1)番目、かつ上から縦n番目及び(n+1)番目に配置さ

れた4つの絵素の部分拡大した、画素と各バスラインの接続関係を示す図である。ここでmは1から1599までの自然数、nは1から1199までの自然数である。

【0032】各絵素は4画素で構成されており、カラー表示を行うために個々の画素には赤、青、緑のカラーフィルタが配置されている。従って、図5中のデータバスラインの総数は6400本、ゲートバスラインの本数は1200本である。図5において、Rは赤、Bは青、G1及びG2は緑を表示する画素であることを示している。従ってこの実施例では、4画素のうち2画素が緑表示を行う画素である場合について示す。

【0033】また、図6は図5中のデータバスライン1~8及びゲートバスライン9及び10に印加される電圧の状態を示す図である。図6においてV11~V26は、それぞれ図5中の画素11~26に印加される電圧値、Vcomは対向電極電圧である。

【0034】図5において画素11から18まではゲートバスライン9に接続されており、19から26はゲートバスライン10に接続されており、各ゲートバスラインが選択された場合にそれぞれの画素が接続されたデータバスラインの電圧を画素に書き込む。図6の期間t1は任意のxフレーム目(xは自然数)に図5のゲートバスライン9が選択される期間、t2は同じくxフレーム目にゲートバスライン10が選択される期間である。各ゲートバスラインの選択期間が終了すると、各画素は書き込まれた電圧を1フレーム期間保持する。

【0035】次に、(x+1)フレーム目に再び書き込みが行われ、期間t3では再びゲートバスライン9が、t4ではゲートバスライン10がそれぞれ選択され書き込みが行われる。xフレーム目と(x+1)フレーム目では画素に印加する電圧の極性を反転するので、図6の場合、xフレーム目に画素に保持されている電圧の極性が対向電極電圧Vcomに対して正になる画素は図5の画素のうち斜線のあるものであり、その他の画素は負に印加されている。また、(x+1)フレーム目では、図5の斜線のある画素には対向電極電圧Vcomに対して負の極性の電圧が印加されている。

【0036】次に、本発明の第2の実施例について図面を参照して詳細に説明する。図7は本発明を1600×1200絵素を有するノーマリーホワイトのカラーTFT-LCDに適用した場合の、左からm番目及び(m+1)番目、かつ上から縦n番目及び(n+1)番目に配置された4つの絵素の部分拡大した、画素と各バスラインの接続関係を示す図である。ここでmは1から1599までの自然数、nは1から1199までの自然数である。

【0037】各絵素は4画素で構成されており、カラー表示を行うために個々の画素には赤、青、緑、白のカラーフィルタが配置されている。従って、図5中のデータ

バスラインの総数は6400本、ゲートバスラインの本数は1200本である。

【0038】図7において、Rは赤、Bは青、Gは緑、Wは白を表示する画素であることを示している。また図8は図7中のデータバスライン1～8及びゲートバスライン9及び10に印加される電圧の状態を示す図である。図8においてV11～V26は、それぞれ図7中の画素11～26に印加される電圧値、Vcomは対向電極電圧である。

【0039】図7において、画素11から18まではゲートバスライン9に接続されており、19から26はゲートバスライン10に接続されており、各ゲートバスラインが選択された場合にそれぞれの画素が接続されたデータバスラインの電圧を画素に書き込む。図8の期間t1は任意のxフレーム目(xは自然数)に図7のゲートバスライン9が選択される期間、t2は同じくxフレーム目にゲートバスライン10が選択される期間である。各ゲートバスラインの選択期間が終了すると、各画素は書き込まれた電圧を1フレーム期間保持する。

【0040】次に(x+1)フレーム目に再び書き込みが行われ、期間t3では再びゲートバスライン9が、t4ではゲートバスライン10がそれぞれ選択され書き込みが行われる。xフレーム目と(x+1)フレーム目では画素に印加する電圧の極性を反転するので、図8の場合、xフレーム目に画素に保持されている電圧の極性が対向電極電圧Vcomに対して正になる画素は図7の画素のうち斜線のあるものであり、その他の画素は負に印加されている。また、(x+1)フレーム目では、図7の斜線のある画素には対向電極電圧Vcomに対して負の極性の電圧が印加されている。

【0041】次に、本発明の第3の実施例について図面を参照して詳細に説明する。図9は本発明を3200×2400画素を有するノーマリーホワイトのモノクロFT-LCDに適用した場合の、左からm番目～(m+3)番目、かつ上からn番目～(n+3)番目に配置された16個の画素の部分拡大した、画素と各バスラインの接続関係を示す図である。ここでmは1から3197までの自然数、nは1から2397までの自然数である。

【0042】図9中のデータバスラインの総数は6400本、ゲートバスラインの本数は1200本である。図9においてP1～P16は、電圧を印加するにつれ透過率が減少する液晶画素を示している。また図10は、図9中のデータバスライン1～8及びゲートバスライン9及び10に印加される電圧の状態を示す図である。図10においてV11～V26は、それぞれ図9中の画素11～26に印加される電圧値、Vcomは対向電極電圧である。

【0043】図9において画素11から18まではゲートバスライン9に接続されており、19から26はゲート

バスライン10に接続されており、各ゲートバスラインが選択された場合にそれぞれの画素が接続されたデータバスラインの電圧を画素に書き込む。この液晶表示装置は、1本のゲートバスラインに3200×2=6400画素が接続されているので、1本のゲートバスラインが選択されたときに横方向に2列分の画像データを画素に書き込む。

【0044】図10の期間t1は任意のxフレーム目(xは自然数)に図9のゲートバスライン9が選択され、上からn列目と(n+1)列目に配置された画素に電圧が印加される期間、t2は同じくxフレーム目にゲートバスライン10が選択され、上から(n+2)列目と(n+3)列目に配置された画素に電圧が印加される期間である。各ゲートバスラインの選択期間が終了すると、各画素は書き込まれた電圧を1フレーム期間保持する。次に(x+1)フレーム目に再び書き込みが行われ、期間t3では再びゲートバスライン9が、t4ではゲートバスライン10がそれぞれ選択され書き込みが行われる。

【0045】xフレーム目と(x+1)フレーム目では画素に印加する電圧の極性を反転するので、図10の場合、xフレーム目に画素に保持されている電圧の極性が対向電極電圧Vcomに対して正になる画素は図9の画素のうち斜線のあるものであり、その他の画素は負に印加されている。また、(x+1)フレーム目では、図9の斜線のある画素には対向電極電圧Vcomに対して負の極性の電圧が印加されている。

【0046】

【発明の効果】本発明の効果は、液晶表示装置の画質劣化の原因であるフリッカを低減できるということである。その理由は、1絵素を4画素で構成していながら、上下左右に隣り合う各絵素の同じ位置の画素に印加された電圧の対向電極電圧に対する極性が反転しているため、赤、緑、青のような単色を表示しても、液晶に印加される電圧の極性により発生する輝度差がキャンセルされるためである。また、1絵素内でも2画素ずつ印加された電圧の対向電極電圧に対する極性が反転しているので、グレー表示を行っても液晶に印加される電圧の極性により発生する輝度差がキャンセルされるためである。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の画素構成図である。

【図2】本発明の第1の実施の形態の画素の電圧極性を示す図である。

【図3】本発明の第2の実施の形態の画素構成図である。

【図4】本発明の第2の実施の形態の画素の電圧極性を示す図である。

【図5】本発明の第1の実施例の画素構成図である。

【図6】本発明の第1の実施例のタイミングチャートで

ある。

【図 7】 本発明の第 2 の実施例の画素構成図である。

【図 8】 本発明の第 2 の実施例のタイミングチャートである。

【図 9】 本発明の第 3 の実施例の画素構成図である。

【図 10】 本発明の第 3 の実施例のタイミングチャートである。

【図 11】 液晶表示装置の全体を示す概略構成図である。

【図 12】 従来の液晶表示装置の画素構成図である。

【図 13】 従来の液晶表示装置の画素に印加される電圧の極性図である。

【図 14】 従来の液晶表示装置の画素に印加される電圧

の極性図である。

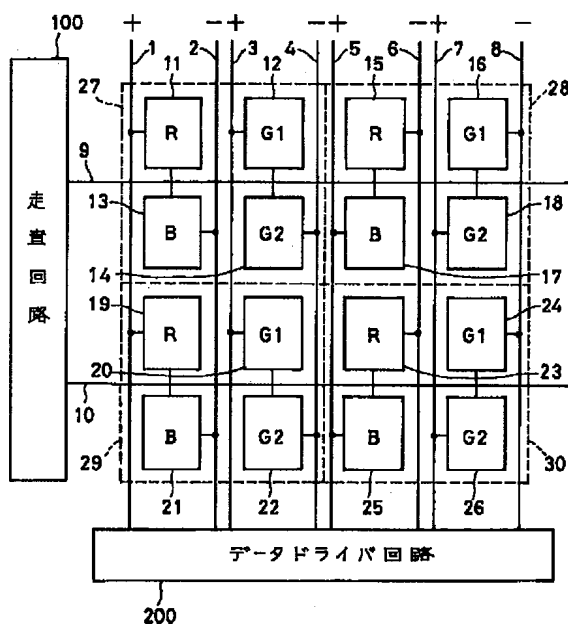
【図 15】 従来の液晶表示装置の画素に印加される電圧の極性図である。

【図 16】 従来の液晶表示装置の画素に印加される電圧の極性図である。

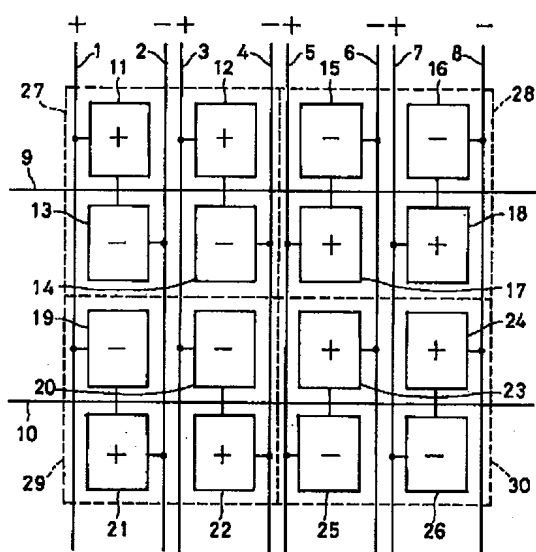
【符号の説明】

7, 8 データバスライン
9, 10 ゲートバスライン
17, 18, 25, 26 画素
27~30 絵素
100 走査回路
200 データドライバ回路

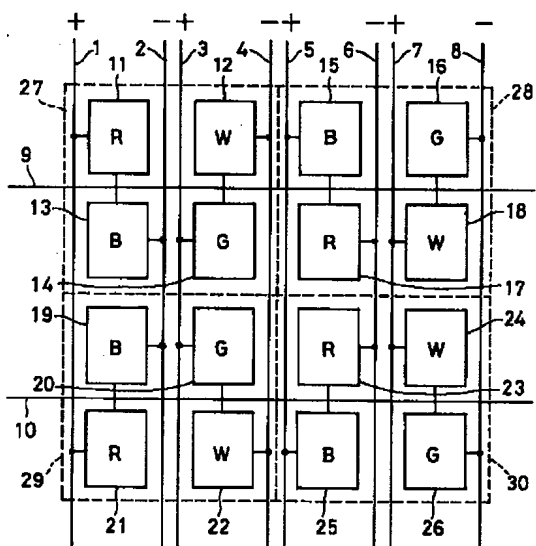
【図 1】



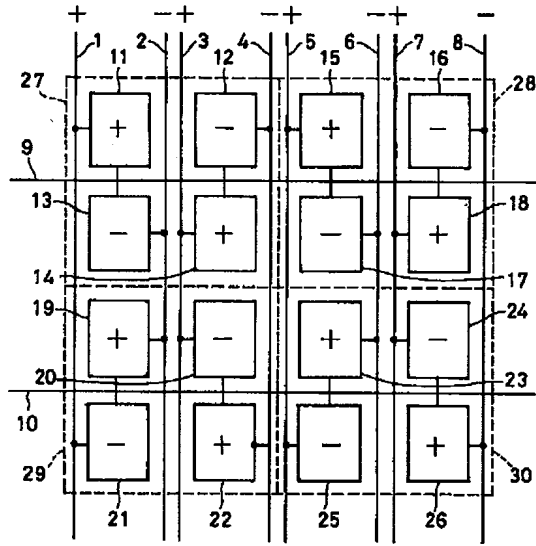
【図 2】



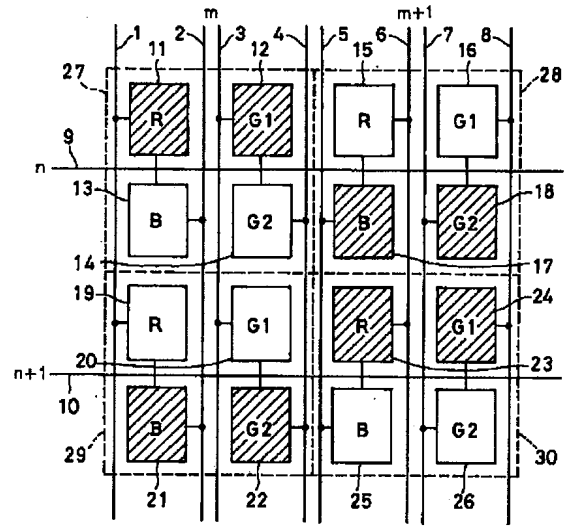
【図 3】



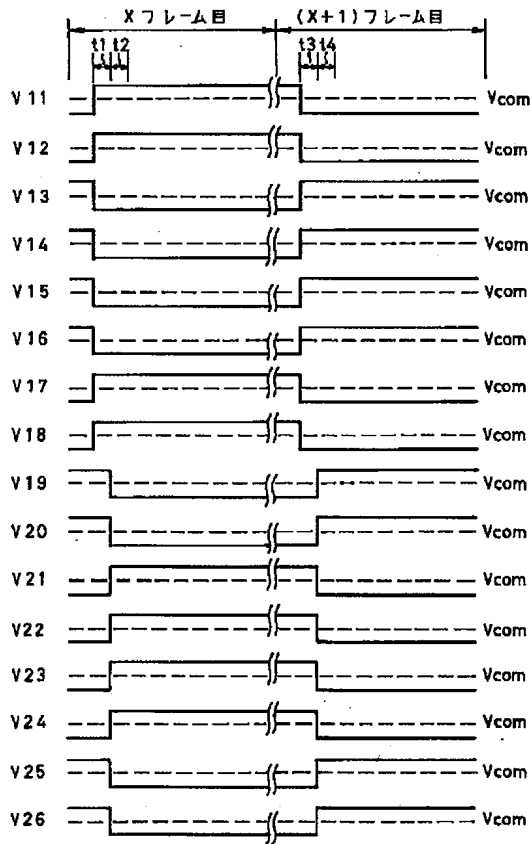
【図4】



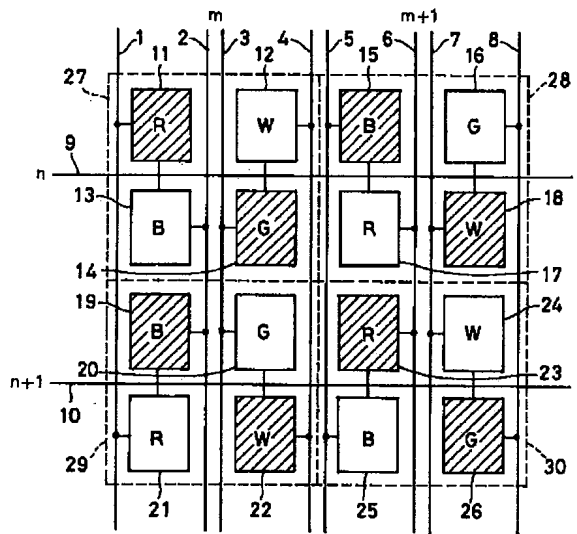
【図5】



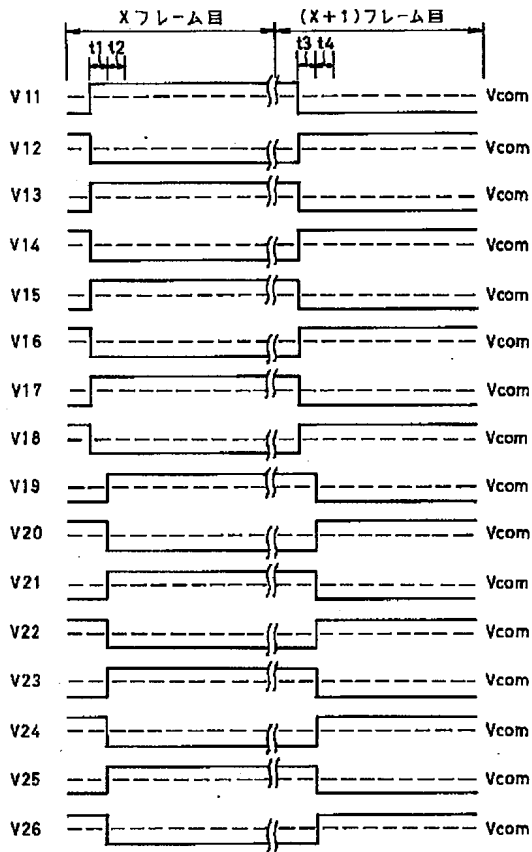
【図6】



【図7】



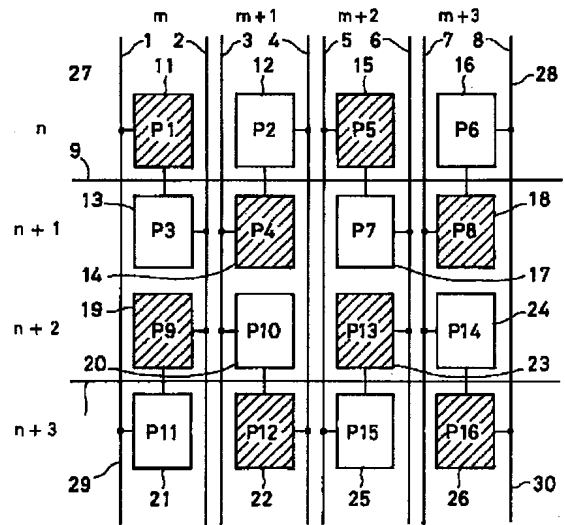
【図 8】



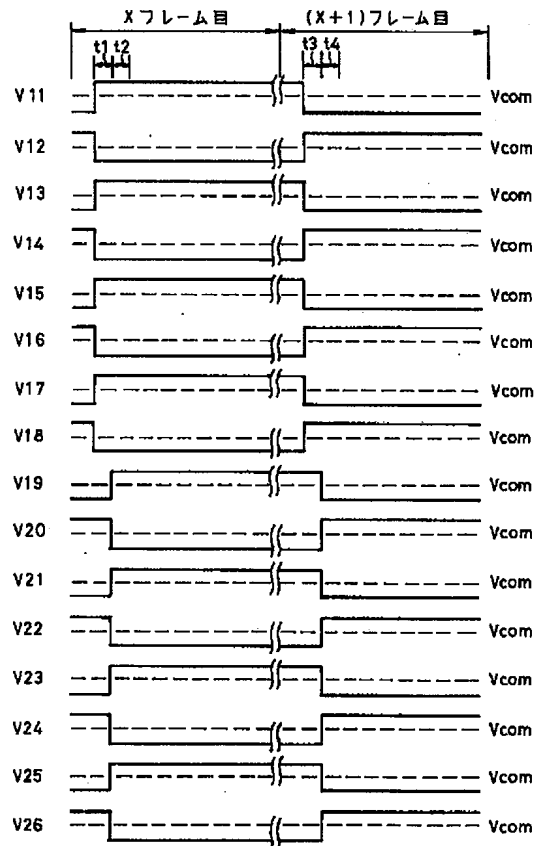
【図 12】

G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R

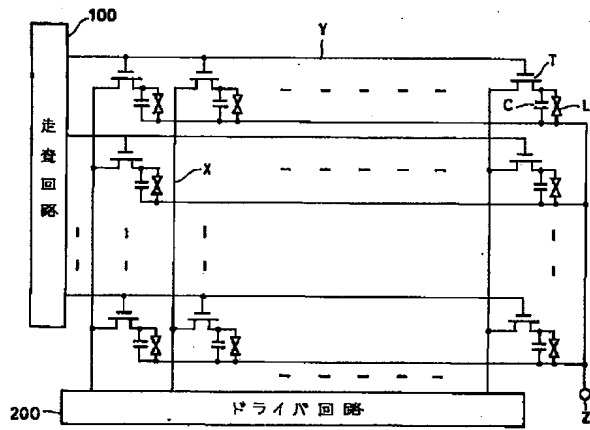
【図 9】



【図 10】



【図11】



【図13】

G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R

【図14】

G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R
G	R	G	B	G	R	G	B
G	B	G	R	G	B	G	R

【図15】

G	R	G	R	G	R	G	R
G	B	G	B	G	B	G	B
R	G	R	G	R	G	R	G
B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R
G	B	G	B	G	B	G	B
R	G	R	G	R	G	R	G
B	G	B	G	B	G	B	G

【図16】

G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G
G	R	G	R	G	R	G	R
B	G	B	G	B	G	B	G

フロントページの続き

(72)発明者 土 弘

東京都港区芝五丁目7番1号 日本電気株
式会社内

(72)発明者 能勢 崇

東京都港区芝五丁目7番1号 日本電気株
式会社内

Fターム(参考) 2H093 NA16 NA33 NA34 NA63 NC10

NC12 NC34 ND10

5C006 AA22 AC28 AF44 BB16 BC03

BC12 FA23 FA56

5C080 AA10 BB05 CC03 DD06 EE30

FF11 JJ02 JJ04 JJ06